

Gateway zur schnellen PROFINET – Ankopplung drahtloser Sensoren und Aktoren

M. Sc. Rainer Hornung, Dipl.-Ing. Dirk Krüger, Dr.-Ing. Ralf Heynicke, Prof. Dr.-Ing. Gerd Scholl,
Professur für Elektrische Messtechnik, Helmut-Schmidt-Universität/ Universität der Bundeswehr,
Hamburg, Deutschland, rainer.hornung@hsu-hh.de

Kurzfassung:

Leistungsfähige drahtlose Lösungen für Anwendungen in der Automatisierungstechnik erfordern zunehmend leistungsfähigere Gateways als Bindeglied zwischen der klassischen drahtgebundenen Feldebene und der drahtlosen Sensor/Aktorebene. Die hohen Anforderungen an das Gateway werden hierbei sowohl für die Datenkommunikation im Normalbetrieb als auch für den Austausch von Daten bei der Konfiguration, Parametrierung und Diagnose des Gesamtsystems gestellt. Aufgrund der zu realisierenden kurzen Latenzzeiten im Bereich weniger ms bei gleichzeitigen Paketfehlerraten im Bereich von $FER \leq 10^{-9}$ sind einerseits effiziente parallele Datenverarbeitungsstrukturen und andererseits ein intelligenter adaptiver Medienzugriff unabdingbar. Beides wurden mit Hilfe eines Feldprogrammierbaren Gate-Arrays (FPGA) in Kombination mit einem leistungsstarken ARM9 - Mikrocontroller realisiert, was einen kostengünstigen und modularen Aufbau des Gateways unter Verwendung von Standard-Komponenten mit hoher Herstellerverfügbarkeit erlaubt. Der Datenaustausch zwischen den Modulen des Gateways wird vom ARM9 - Mikrocontroller über parallele Datenbusse gesteuert. Hierbei können innerhalb eines Kommunikationszyklus zwischen Mikrocontroller und FPGA bzw. Feldbusmodul im Gateway Zugriffszeiten zwischen 90ns und 160ns erzielt werden. Ein adaptierbares Feldbusmodul ermöglicht die Integration verschiedener Busprotokolle durch Implementierung der spezifischen Firmware. Aktuell wurde der weit verbreitete Kommunikationsstandard PROFINET (RT) realisiert.

Abstract

Efficient wireless solutions for industrial automation applications increasingly require efficient gateways to connect the classic wired fieldbus-layer with the wireless sensor/actor-layer. Due to the requirements of short latency in the range of a few ms and a packet error less than 10^{-9} efficient parallel structures for data processing and adaptive media accesses algorithms are vital. Both requirements can be fulfilled by combining a field-programmable gate array (FPGA) and a powerful ARM9 microcontroller, allowing a cost-efficient and modular gateway architecture using standard components with high manufacturer availability. Data exchange between modules in the is also controlled by the ARM9 microcontroller via parallel data buses. Within one single communication cycle between microcontroller and FPGA or fieldbus-module access times between 90 ns and 160ns can be realized. An adaptive fieldbus-module allows the integration of different bus protocols by implementing a specific firmware. Currently, the communication standard PROFINET (RT) has been implemented.

1 Einleitung

Der über die letzten Jahre anhaltende Fortschritt bei der Reduzierung des Stromverbrauchs, der Größe und Steigerung der Funktionalitäten von Hochfrequenz (HF)-Transceivern hat deren Einbettung in Produkte der Automatisierungstechnik stark befördert. Aufgrund der stetig steigenden Akzeptanz drahtloser Technologien im industriellen Umfeld arbeiten viele Feldbus-Organisationen mit Hochdruck an der Integration drahtloser Technologien in ihren Standard. Eine besondere Herausforderung mit Blick auf den Investitionsschutz sind hierbei die unterschiedlichen Produktlebenszyklen in der Automatisierungstechnik und der Kommunikationstechnik. So wird von Automatisierungslösungen in der Regel eine störungs- und wartungsfreie Laufzeit über viele Jahre gefordert, während derzeit im Abstand von wenigen Monaten neue innovative HF-Transceivern auf den Markt kommen. Um fortwährende Anpassungsarbeiten oder gar Neuentwicklungen vermeiden zu können, aber gleichzeitig über eine kostengünstige Möglichkeit zu verfügen,

Weiterentwicklungen bei HF-Transceivern nutzen zu können, muss die Architektur des Kommunikationssystems, insbesondere die des Gateways für die Funkankopplung der Sensor/Aktor-Module an den Feldbus entsprechend flexibel sein. Für die Auslegung eines drahtlosen Sensor/Aktor-Netzwerkes für die Fertigungsautomatisierung sind neben der Spezifikation des drahtgebundenen AS-Interface (AS-i), die des IO-Link und die VDI/VDE-Richtlinie 2185 als Referenz geeignet. Besondere Herausforderungen für die Realisierung sind die darin geforderten geringen Latenzzeit von z.B. 5 ms-10 ms bei 31 bzw. 62 Teilnehmern bei gleichzeitig hoher Zuverlässigkeit. Nachfolgend wird die Entwicklung eines Gateways zur Anbindung drahtloser Sensoren/Aktoren an die Feldebene vorgestellt. Dieses verfügt aufgrund seines modularen Aufbaus über eine hohe Flexibilität für die Integration in bestehende Felbussysteme und für zukünftige kostengünstige Weiterentwicklungen. Die verfügbaren HF-Transceivern mit Datenraten von bis zu 1 MBit/s ermöglichen Zugriffszeiten, die die Nutzung der drahtlosen Sensor/Aktor-Netzwerke auch für sehr schnelle isochrone

Realtime Ethernet Kommunikationsstandards, wie z.B. PROFINET (IRT) ermöglichen.

2 Systemaufbau

Das Funksystem wurde dabei für eine Flächenabdeckung von ca. $5 \times 5 \text{ m}^2$ ausgelegt. Auf den Funkkanal wird über ein klassisches F/TDMA-Verfahren zugegriffen. Um definierte und möglichst geringe Latenzzeiten bei der Ansteuerung der abgesetzten drahtlosen Sensor/Aktor-Module erzielen zu können, werden diese, wie in Bild 1 dargestellt, sternförmig an eine Basisstation bzw. das Gateway angebunden. Das Gateway kann neben drahtgebunden Geräten an unterschiedliche Feldbusse angeschlossen werden, wodurch die Nutzung bzw. der Ausbau von vorhandenen Steuerungen möglich wird.

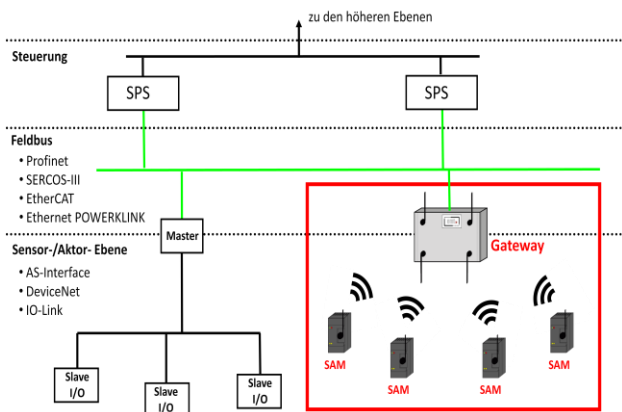


Bild 1: Anbindung des drahtlosen Sensor/Aktor-Netzwerkes an das übergeordnete Prozessleitsystem

Beim Medienzugriff werden intelligente adaptive Routinen eingesetzt, die die statischen und dynamischen Eigenschaften des Indoor-Funkkanals berücksichtigen und gleichzeitig die vorhandenen zeitlichen und spektralen Ressourcen optimal nutzen. Zudem kann flexibel zwischen zyklischen- und azyklischen Sensor/Aktor-Knoten gewählt werden. Bei zyklischen Sensor/Aktor-Knoten muss mit hoher Zuverlässigkeit innerhalb von 5 ms die Kommunikation mit dem Gateway abgeschlossen sein. Bei azyklischen Sensor/Aktor-Knoten dagegen sind die zeitlichen Anforderungen geringer, so dass vergleichsweise eine sehr hohe Anzahl an Sensor/Aktor-Knoten in das drahtlose Netzwerk eingebunden werden kann. Die Komplexität des analogen Hochfrequenzteils konnte gering gehalten werden, indem auf dem Gateway dieselben HF-Transceiver verwendet werden, die auch bei den abgesetzten Sensor/Aktor-Knoten zum Einsatz kommen. Ein Vorteil dabei ist, dass neue Low-Power Technologien schnell adaptiert werden können, da lediglich alte HF-Transceiver durch neue Versionen ausgetauscht sind.

Das hier realisierte drahtlose Sensor/Aktor-Netzwerk nutzt verschiedene, an den IEEE 802.15.1-Standard angelehnte HF-Transceiver. Neben dem HF-Transceiver CC2400 von Texas Instruments können aktuell von RFM

der Typ TRC104 sowie von Nordic die Typen nRF2401, nRF24L01 und nRF24L01+ verwendet werden.

3 Gateway

Die Forderung nach extrem geringen Bit- bzw. Paketfehlerwahrscheinlichkeiten bei gleichzeitig geringen Latenzzeiten erfordert den Einsatz von Zeit-, Frequenz- und Antennendiversitätstechniken. Deren Anpassung an die statischen und dynamischen Eigenschaften des jeweiligen Indoor-Funkkanals stellen jedoch hohe Ansprüche an die Rechenleistung des einzusetzen Mikrocontrollers.

Bei der Entwicklung des Gateways wurde konsequent ein modularer Aufbau sowohl in der Hardware als auch in der Software verfolgt. Die prinzipielle Struktur ist in Bild 2 dargestellt. Zentrale Module des Gateways sind ein FPGA vom Typ Xilinx-Spartan III und ein ARM9 Mikrocontroller.

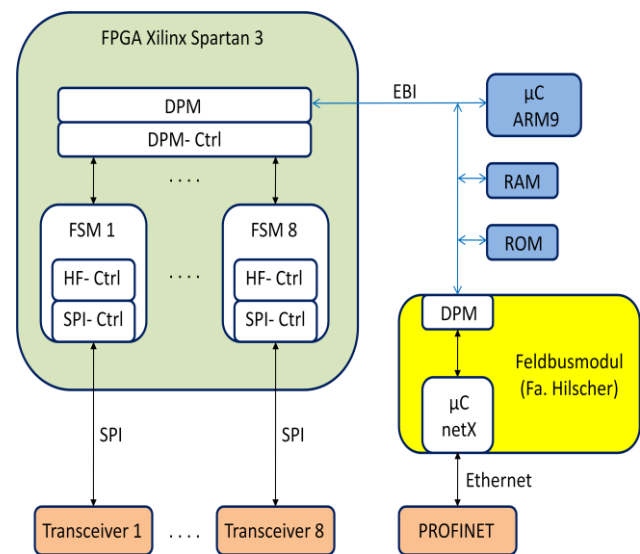


Bild 2: Blockschaltbild des Gateways

Der ARM9 ist im Markt der Embedded Systems weit verbreitet und kostengünstig verfügbar. Basierend auf einer 32Bit RISC-CPU bietet er eine hohe Rechenleistung und eine schnelle Befehlsausführung.

Der ARM9 steuert über ein External Bus Interface (EBI) als Master die Datenkommunikation zwischen den einzelnen Modulen im Gateway. Für einen schnellen Datenaustausch ist den Modulen ein bestimmter Bereich im Adressraum des ARM9 zugeteilt. Über die in Tabelle 1 aufgeführten acht separate Chip Select-Signale (CS0 – CS7) und 26 Adressleitungen können die Module des Gateways sehr schnell angesprochen werden.

Im FPGA wurden für die Kommunikation mit den anderen Modulen des Gateways aus General Purpose IO-Pins (GPIOs) verschiedene Schnittstellen implementiert. Neben SPI-Schnittstellen wurde ein External Bus Interface (EBI) entwickelt. Die Anzahl der SPI-Schnittstellen und damit

der angeschlossenen HF-Transceiver kann je nach Anwendung zwischen 2 bis 10 variiert werden.

Speicherbereich:	Chip-Select:	Hardwarebaustein:
0x0000 0000 - 0x0FFF FFFF	-	Interner Speicher
0x1000 0000 - 0x1FFF FFFF	CS0	Flash-ROM
0x2000 0000 - 0x2FFF FFFF	CS1	SDRAM
0x3000 0000 - 0x3FFF FFFF	CS2	-
0x4000 0000 - 0x4FFF FFFF	CS3	Hilscher netX - Modul
0x5000 0000 - 0x5FFF FFFF	CS4	FPGA der Basisstation
0x6000 0000 - 0x6FFF FFFF	CS5	-
0x7000 0000 - 0x7FFF FFFF	CS6	-
0x8000 0000 - 0x8FFF FFFF	CS7	-
0x9000 0000 - 0xEFFF FFFF	-	Undefinierter Adressbereich
0xF000 0000 - 0xFFFF FFFF	-	Interne Peripherie

Tabelle 1: CS Signale und definierte Bereiche im Adressraum des ARM9.

Der interne Aufbau im FPGA ist von synchronisierten Parallelstrukturen geprägt, die einen zeitsparenden Betrieb von vielen HF-Transceivern ermöglichen. Jeder der angeschlossenen HF-Transceiver wird von einem Zustandsautomaten gesteuert, der in Bild 2 mit FSM1 bis FSM8 bezeichnet ist. Diese können wiederum logisch in zwei Untermodule unterteilt werden, die HF-Steuerung (HF-Ctrl) und die SPI-Steuerung (SPI-Ctrl). Das Hardwaremodul SPI-Steuerung dient zur Datenübertragung zwischen dem FPGA und den HF-Transceivern sowohl für den Sendebetrieb, wie auch für den Konfigurationsmodus. HF-Ctrl überprüft die Statusinformationen der HF-Transceiver und erzeugt deren Kommandos zur Steuerung, d.h. Initialisierung, Send- oder Empfangsbetrieb oder das Einstellen einer neuen Frequenz. Sollen die aktuell eingesetzten HF-Transceiver ausgetauscht werden, müssen lediglich diese VHDL-Module modifiziert werden.

Im Dual-Port-Memory (DPM) werden die Daten für die Kommunikation des FPGA mit dem ARM9 abgelegt. Wenn im laufenden Betrieb neue Informationen im DPM anstehen, können diese Daten zeitlich parallel ausgelesen werden. Die Steuerung des Dual Port Memorys (DPM-Ctrl) koordiniert den Zugriff von FSM1-FSM8 auf das DPM.

Die Kommunikation mit dem Prozessleitsystem wird über ein Hilscher netX-Modul realisiert. Dieses verfügt wie der

FPGA über ein DPM, der an ein EBI angeschlossen ist. Durch diese beiden DPMs wird die drahtgebundenen Feldbusebene und die drahtlosen Sensor/Aktorebene zeitlich voneinander entkoppelt, was die erreichbaren Zykluszeiten erheblich reduziert. Die Synchronisation des FPGAs mit dem ARM9 über den gemeinsamen Takt (CLK) ermöglicht, die Verweildauer der Daten in den DPMs weiter zu reduzieren. Derzeit ist ein PROFINET-Stack auf dem Hilscher netX-Modul integriert, der den unsynchronisierten RT-Modus unterstützt. Bei Markverfügbarkeit des kommenden synchronisierten IRT-Modus kann das Hilscher netX-Modul hochgerüstet werden. Für die Zykluszeiten bedeutet dies eine Reduzierung von derzeit Typ. 8 ms – 2 ms auf typ. 2 ms – 1 ms. Durch den Austausch der entsprechenden Firmware lassen sich auch andere Ethernet-Systemen wie EtherCAT, SERCOS-III und Ethernet POWERLINK an das Gateway anbinden.

4 Gemessene Übertragungsraten

Für die Bestimmung der Übertragungszeiten wurde zunächst die Kommunikation des ARM9 mit dem DPM des FPGA sowie dem DPM des Hilscher netX-Modul gemessen. Die Übertragung der Daten zwischen dem DPM des FPGA und dem ARM9 erfolgt auf dem Parallelbus mit einer Datenbreite von 32Bit und einer Adresstiefe von 26Bit.

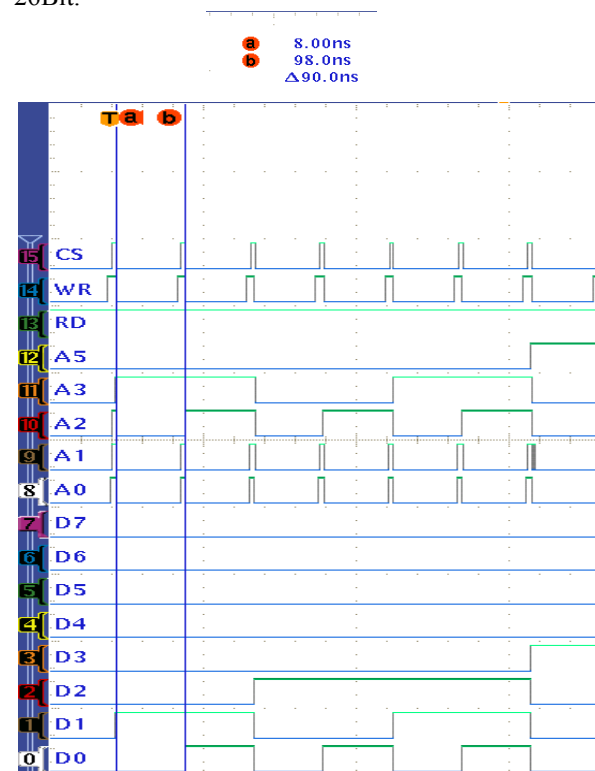


Bild 3: Bestimmung der Zugriffszeit zwischen dem ARM9 und dem DPM des FPGAs

In Bild 3 ist der Signalverlauf der Chip Select-Leitung (CS), der Steuerleitungen für den Schreib- und Lesezugriff auf die Speicher Read (RD) und Write (WR), der Adressleitungen A0 – A5 und der Datenleitungen D0 bis

D7 dargestellt. Für die Übernahme der Daten D0 zwischen den Zeitmarken a und b werden Verzögerungszeiten von $t_z = 90\text{ns}$ gemessen. Daraus ergibt sich eine Datenrate DR von

$$DR = \frac{1}{t_z} \cdot n_{\text{Bit}} = \frac{1}{90\text{ns}} \cdot 32\text{Bit} = 340\text{ MBit/s}$$

zwischen ARM9 und FPGA, was eine reibungsfreie Kommunikation auch für eine hohe Anzahl an HF-Transceiver gewährleistet.

Die Übertragung der Daten zwischen dem DPM des Hilscher netX-Modul und dem ARM9 erfolgt mit einer Datenbreite von 16 Bit. Die Messungen zeigen zeitliche Schwankungen für die Übernahme der Daten von $t_z = 80\text{ns}$ bis 160ns . Daraus folgt eine mögliche Datenrate von

$$DR = \frac{1}{t_z} \cdot n_{\text{Bit}} = \frac{1}{160\text{ns}} \cdot 16\text{Bit} = 97\text{ MBit/s.}$$

Auch diese ist ausreichend, um selbst bei einem Upgrade auf PROFINET (IRT) dessen Zykluszeiten für die Kommunikation mit der Feldbusebene zu erfüllen.

Um die für den Anwender in der Automatisierungstechnik wichtige Reaktionszeit vom Ereignis am Sensor bis zur Reaktion eines Aktors bestimmen zu können, wurde der in Bild 4 dargestellte Messaufbau gewählt.

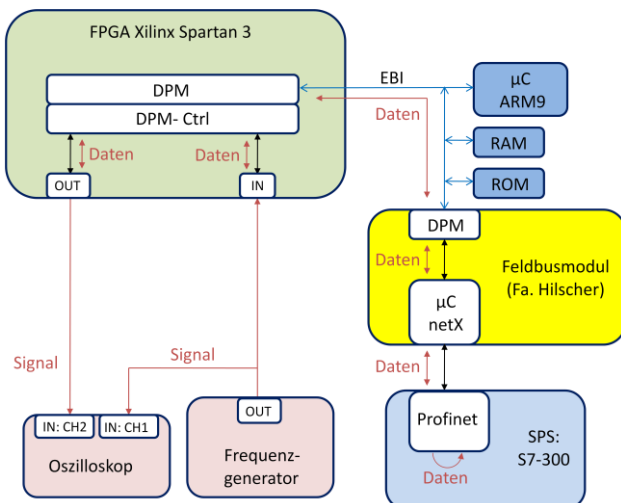


Bild 4. Bestimmung der Reaktionszeit zur Übertragung der Daten vom Gateway zur SPS und zurück.

Ein Rechtecksignal wurde parallel auf die Schnittstelle des FPGA und einen Eingang eines Oszilloskops gegeben. Mit dem zweiten Kanal des Oszilloskops wurde gleichzeitig die zweite Schnittstelle des FPGA, auf der die Reaktion der SPS erwartet wurde, beobachtet. Die mit diesem Messaufbau gemessene Reaktionszeit von

$198,8\mu\text{s} \leq t_z \leq 2,2\text{ms}$ beinhaltet alle Verzögerungszeiten im Gateway, auf der Feldbusebene und in der SPS – sowohl auf dem Hin- wie auch auf dem Rückweg. Diese mit der PROFINET (RT) erzielten kurzen Reaktionszeiten belegen, dass der modulare Aufbau des Gateway neben seinen wirtschaftlichen Aspekten auch durch seine technischen Spezifikationen konkurrenzfähig ist.

5 Zusammenfassung und Ausblick

Der gewählte modulare Aufbau für das Gateway ist eine flexible Lösung, die auch bei drahtlosen Sensor/Aktor Netzwerken kurze SPS-Zykluszeiten ermöglicht. Sie bietet kostengünstige Entwicklungsmöglichkeiten, sowohl für die Anbindung an die Feldbusebene, wie auch für den Einsatz von verbesserten HF-Transceiver. Der ARM9 ermöglicht hohe Datenraten bei der Kommunikation der einzelnen Module im Gateway und erlaubt den Einsatz von intelligenten adaptiven Routinen zur Berücksichtigung der statischen und der dynamischen Eigenschaften des Indoor Funkkanals. Die gemessenen Übertragungsraten zu den HF-Transceivern wie auch zur Feldbusebene bieten ausreichend Reserven für zukünftige Entwicklungen. In weiterführenden Messungen soll der Gewinn an Reaktionsgeschwindigkeit durch den Einsatz der adaptiven Hopping-Sequenzen qualitativ untersucht und für definierte Anwendungen spezifiziert werden.

6 Literatur

- [1] R. Heynicke, D. Krüger, H. Wattar and G. Scholl: "Realisierung und Verifikation eines modularen, drahtlosen Sensor/Aktor-Netzwerkes für die Fertigungsautomatisierung", VDI/VDE Automation 2009, Juni 2009.
- [2] R. Heynicke, D. Krüger, H. Wattar and G. Scholl: "Modular Wireless Fieldbus Gateway for Fast and Reliable Sensor/Actuator Communication", IEEE International Conference on Emerging Technologies and Factory Automation, Sept. 2008, pp.1173 – 1176.
- [3] Scholl, Gerd; Körber, Hans-Jörg; Wattar, Housam: "Modular wireless Real-Time Sensor/Aktor Network for Factory Automation Applications", IEEE Transaction on Industrial Informatics Volume 3, Nr. 2 May 2007.